

(19)日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-36675

(43)公開日 平成6年(1994)2月10日

(51)Int.Cl.⁵
H 01 H 85/048
H 01 C 7/00
7/13

識別記号 庁内整理番号

F I

技術表示箇所

7250-5G

H 0 1 H 85/ 08

審査請求 未請求 請求項の数 4(全 6 頁) 最終頁に続く

(21)出願番号 特願平4-186637

(22)出願日 平成4年(1992)7月14日

(71)出願人 000105350

ヨーア株式会社

長野県伊那市大字伊那3672番地

(72)発明者 川手 昇三

長野県伊那市大字伊那3672番地 コーア株式会社内

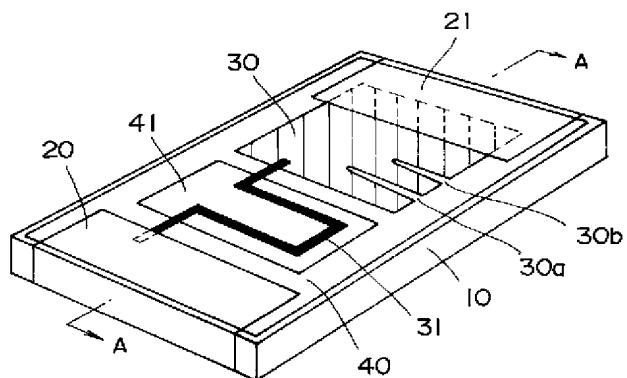
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 ヒューズ抵抗器およびその製造方法

(57) 【要約】

【目的】 低溶断電力のフラットチップヒューズ抵抗器を提供する。

【構成】 所定サイズの絶縁基板10の一方の面に、所定サイズの抗体30を形成し、抗体30の一端部近傍へ、その一端部近傍が重畠するように、所定サイズのヒュージングエレメント31を形成する。さらに、抗体30の他端部近傍に重畠するように電極21を、ヒュージングエレメント31の他端部近傍に重畠するように電極20をそれぞれ形成して、抗体30をトリミングする。さらに、ヒュージングエレメント31を略覆うように、蓄熱層を形成する。



1

【特許請求の範囲】

【請求項1】 所定サイズの絶縁基板に形成されたヒューズ抵抗器であつて、
前記絶縁基板の一方の面に形成した所定サイズの抵抗体層と、
前記抵抗体層の一端部近傍へその一端部近傍が重畳する
ように形成した所定サイズのヒューズ素子と、
前記抵抗体層の他端部近傍に重畳するように形成した少
なくとも1つの第1の電極部と、
前記ヒューズ素子の他端部近傍に重畳するように形成し
た少なくとも1つの第2の電極部と、
前記ヒューズ素子を略覆うように形成した蓄熱層とを有
することを特徴とするヒューズ抵抗器。

【請求項2】 前記絶縁基板はアルミナ基板であり、
前記抵抗体層は厚膜抵抗体であり、
前記電極部は厚膜導体であり、
前記蓄熱層はガラスで形成されることを特徴とする請求
項1記載のヒューズ抵抗器。

【請求項3】 前記絶縁基板はアルミナ基板であり、
前記抵抗体層は薄膜抵抗体であり、
前記電極部は薄膜導体であり、
前記蓄熱層はガラスで形成されることを特徴とする請求
項1記載のヒューズ抵抗器。

【請求項4】 所定サイズの絶縁基板の一方の面に所定
サイズの抵抗体層を形成する抵抗体形成工程と、
前記抵抗体層の一端部近傍へその一端部近傍が重畳する
ように所定サイズのヒューズ素子を形成するヒューズ素子
形成工程と、
前記抵抗体層の他端部近傍に重畳するように少なくとも
1つの第1の電極部を形成し、前記ヒューズ素子の他端
部近傍に重畳するように少なくとも1つの第2の電極部
を形成する電極部形成工程と、
前記ヒューズ素子を略覆うように蓄熱層を形成する蓄熱
層形成工程とを有することを特徴とするヒューズ抵抗器
製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はヒューズ抵抗器に関し、
特に、その構造およびその製造方法に関するものである。

【0002】

【従来の技術】 従来の表面実装用の角チップヒューズ抵抗器は、図8に示すような構造であつた。なお、図8 (a) は従来の角チップヒューズ抵抗器の斜視図、図8 (b) は図8 (a) のA-A断面図である。従来の角チップヒューズ抵抗器は、絶縁基板110上に抵抗体130が形成され、抵抗体130の両端部を覆うように、電極120と121が形成されていた。抵抗体130の略中央部には、トリミングによって、電流路を遮る方向へ
切込み130a, 130bが施されていた。この切込み

2

130a, 130bによつて、角チップヒューズ抵抗器の抵抗値が設定され、かつ、ヒュージングポイント130cが形成された後、切込み130a, 130bおよびヒュージングポイント130cを、蓄熱ガラス層141で覆つて、ヒュージングポイント130cで発生した熱の放散を防いでいた。

【0003】 従来の角チップヒューズ抵抗器の電極120と121間に、過大な電流が流れると、電流密度の高いヒュージングポイント130cは急激に発熱して、ヒュージングポイント130cは溶断する。

【0004】

【発明が解決しようとする課題】 しかし、上記従来例には、次のような問題点があつた。すなわち、従来の角チップヒューズ抵抗器においては、抵抗値調整とヒュージングポイント130c形成を同時に行うので、抵抗値調整を優先して設定すれば、溶断電力値の設定が大まかになり、逆に、溶断電力値を優先して設定すれば、抵抗値の設定が大まかになる欠点があつた。

【0005】 さらに、従来の角チップヒューズ抵抗器においては、トリミングで形成したヒュージングポイント130cの電流路断面積は不均一なので、さらに、ヒュージングポイント130cの幅を狭めて、溶断電力を低電力化しようとすると、極端に電流路断面積の狭い部分が生じて、耐サージ性が劣化する欠点があつた。従つて、従来の角チップヒューズ抵抗器においては、溶断電力の低電力化には限界があり、例えば、溶断電流が2[A]の従来のヒューズ抵抗器の場合、その溶断電力を2[W]以下に下げるることは困難であつた。

【0006】

【課題を解決するための手段】 本発明は、前記の課題を解決することを目的としたもので、前記の課題を解決する一手段として、以下の構成を備える。すなわち、所定サイズの絶縁基板に形成されたヒューズ抵抗器であつて、前記絶縁基板の一方の面に形成した所定サイズの抵抗体層と、前記抵抗体層の一端部近傍へその一端部近傍が重畳するように形成したヒューズ素子と、前記抵抗体層の他端部近傍に重畳するように形成した少なくとも1つの第1の電極部と、前記ヒューズ素子の他端部近傍に重畳するように形成した少なくとも1つの第2の電極部と、前記ヒューズ素子を略覆うように形成した蓄熱層とを備えたヒューズ抵抗器とする。

【0007】 また、所定サイズの絶縁基板の一方の面に所定サイズの抵抗体層を形成する抵抗体形成工程と、前記抵抗体層の一端部近傍へその一端部近傍が重畳するようにヒューズ素子を形成するヒューズ素子形成工程と、前記抵抗体層の他端部近傍に重畳するように少なくとも1つの第1の電極部を形成し、前記ヒューズ素子の他端部近傍に重畳するように少なくとも1つの第2の電極部を形成する電極部形成工程と、前記ヒューズ素子を略覆うように蓄熱層を形成する蓄熱層形成工程とからなるヒ

ヒューズ抵抗器製造方法とする。

【0008】

【作用】以上の構成によつて、抵抗体とヒューズ素子とを独立させた構造のヒューズ抵抗器およびその製造方法を提供できる。例えば、以上の構成によつて、溶断電力値はヒューズ素子の長さ、幅などによつて設定でき、ヒューズ素子の溶断電力値とは無関係に抵抗値を調整でき、耐サージ性を劣化させることなく溶断電力を低電力化できるヒューズ抵抗器およびその製造方法を提供できる。

【0009】

【実施例】以下、本発明に係る一実施例の角チップヒューズ抵抗器を図面を参照して詳細に説明する。図1～図6は本発明に係る一実施例の角チップヒューズ抵抗器を説明するための図で、図1は該抵抗器の抵抗体形成状態の一例を示す図、図2は該抵抗器のヒュージングエレメント形成状態の一例を示す図、図3は該抵抗器の電極形成状態およびトリミング状態の一例を示す図、図4は該抵抗器の蓄熱層形成状態の一例を示す図、図5は該抵抗器の完成状態の一例を示す斜視図、図6は図5のA-A矢視断面図である。

【0010】なお、各状態を示す図においては、各部の形成状態が明確になるように、各部の形成状態が容易に認識可能になるように、一部模式化して表現する。すなわち、各状態を示す図においては、実際には不透明の部分でも、下部状態を識別可能に表現する。図において、10は基板で、略長方形の所定の厚さを有した電気絶縁性のセラミックス基板で、アルミナ96%の焼結体のアルミナ基板などを使用する。なお、本実施例において、基板10は焼成済みのアルミナ基板に限定されるものではなく、例えば、アルミナなどのグリーンシートを使用して、後述の厚膜抵抗体などとともに焼成してもよい。

【0011】30は抵抗体で、スクリーン印刷などによる厚膜抵抗体や、スパツタリング、真空蒸着、メツキなどによる薄膜抵抗体などを、基板10の一面の長手方向に偏らせて、略長方形で所定の厚さに形成する。なお、厚膜抵抗体の材料としては、酸化ルテニウム系などの厚膜ペーストが、薄膜抵抗体の材料としては、ニッケルクロム系、ニッケルーリン系、ニッケルーリンタングステン系などの合金を使用する。

【0012】31はヒュージングエレメントで、過大な電流が流れた場合に溶断する部分である。ヒュージングエレメント31は、その一端を抵抗体30上に、その他端を基板10の長手方向の端部近傍に形成し、所定の幅でかつ所定の長さになるように、略U字形に折曲げた形状にする。なお、ヒュージングエレメントの形状は、略U字形に限定されるものではなく、例えば、W字形、クランク形、直線形などであつてもよく、所定の長さを形成するのに適当な形状にすればよい。また、ヒュージングエレメント31は、スクリーン印刷や直接描画などに

よつて厚膜で形成しても、スパツタリング、真空蒸着、メツキなどによつて、アルミなどを薄膜形成してもよい。

【0013】20、21は電極で、基板10の抵抗体形成面（以下「上面」という）の両短辺近傍から、電極を形成した短辺に接する基板10の端面を経由して、抵抗体非形成面（以下「下面」という）の両短辺近傍にかけて、その断面が略コの字形になるように形成する。なお、電極20は、基板10の短辺近傍からヒュージング

10 エレメント31の端部にかけて、ヒュージングエレメント31の端部近傍を所定の範囲で覆うように、略長方形に形成する。また、電極20、21の形成方法は、周知なので、その詳細な説明は省略するが、銀-パラジウム系、銀、銅などの厚膜ペーストをスクリーン印刷などで形成したり、クロム、ニッケル、銅などの金属材料をスパツタリング、真空蒸着、メツキなどの方法によつて形成する。

【0014】30a、30bは切込みで、抵抗値調整のためのトリミングで形成されたものである。なお、図においては、ストレートカットの切込みが2本施された例を示したが、本実施例はこれに限定されるものではなく、例えば、L字形カットでもよいし、ストレートカット1本でもよい。41は蓄熱層で、ヒュージングエレメント31で発生した熱の放散を防ぐもので、ヒュージングエレメント31を略覆うように、スクリーン印刷などによつて、電気絶縁性かつ熱伝導率の低い低融点ガラスペーストなどを、略長方形にコーティングしたものである。

【0015】40は絶縁膜で、抵抗体30、電極20、21の上面部位、蓄熱層41などを略覆うように、スクリーン印刷などによつて、電気絶縁性のガラスペーストやエポキシ樹脂などをオーバコートしたものである。この後、角チップヒューズ抵抗器は、後述するマーキング、電極メツキなどの工程を経て、図5、図6に一例を示す完成状態になる。

【0016】図7は角チップヒューズ抵抗器の製造工程の一例を示すフローチャートである。なお、以下の説明は、1つの角チップヒューズ抵抗器を製造する場合に限定されるものではなく、例えば、複数の角チップヒューズ抵抗器を同時に多数製造する場合にも適用でき、最終工程で角チップヒューズ抵抗器ひとつひとつに分離すればよい。

【0017】まず、図7に示す工程P1で、基板10を所定の大きさに形成する基板製造工程を実行して、所定製造単位の大きさの略長方形の基板10を製作する。なお、該単位は、任意の大きさであり、1つの角チップヒューズ抵抗器毎に作製しても、例えば、数十個同時に作製してもよく、それぞれの場合に即して製作すればよい。また、以下に説明する各工程毎の状態図は、それぞれ単独の1チップだけを示すが、複数チップを同時に形

成する場合においても略同様である。

【0018】続いて、工程P2で、スクリーン印刷やスパッタリングなどの方法で、基板10の上面に、図1に一例を示した抵抗体30を形成する。続いて、工程P3で、スクリーン印刷やスパッタリングなどの方法で、基板10の上面に、図2に一例を示したヒュージングエレメント31を形成する。続いて、工程P4で、スクリーン印刷やスパッタリングなどの方法で、基板10に、図3に一例を示した電極20, 21を形成する。なお、工程P4は、例えば、基板10上面の電極部位を形成する工程、次に基板10下面の電極部位を形成する工程、次に基板10端面に導体部を形成して、上面と下面の電極を電気的に接続する工程などを含む。

【0019】続いて、工程P5で、必要に応じて抵抗値のトリミングを行う。なお、抵抗値トリミングは、レーザビームやサンドブラストなどで、抵抗体30のパターンに切込みを入れることによつて、抵抗値を調整する。続いて、工程P6で、スクリーン印刷などの方法で、ヒュージングエレメント31を略覆うように、図4に一例を示した蓄熱層41を形成する。

【0020】続いて、工程P7で、スクリーン印刷などによつて、抵抗体30, 電極20, 21の上面部位、蓄熱層41などを略覆うように、絶縁膜40をオーバコートする。続いて、工程P8で、例えば絶縁膜40上に捺印するなどによつて、定格抵抗値や製品番号などをマーキングする。

【0021】続いて、工程P9で、電極20, 21の絶縁膜40で覆われていない部位、主に基板10の端面や下面の電極部位に、ニッケルなどで下地メツキを施した後、はんだメツキ処理を施す。そして最後に、工程P10で、検査を実施して、角チップヒューズ抵抗器が完成する。

【0022】また、工程P9または工程P10終了後に、必要に応じてダイシングして、角チップヒューズ抵抗器を1つのチップ毎に分離成形する。例えば、ここで、同時に複数の角チップヒューズ抵抗器を一括製作した場合は、個々のチップに分離成形し、また、1つのチップ毎に製作した場合は、周辺部の整形などを行つ。なお、上記説明では省略したが、厚膜を形成する工程には、厚膜ペーストを印刷後、例えば10分間850°Cで焼成する焼成工程などが含まれ、また、薄膜を形成する工程では、メタルマスクによつて所定のパターンを形成するか、あるいは、薄膜形成後レジスト膜を形成して、形成した薄膜をエッティングする工程などが含まれる。

【0023】また、工程P2～P4において、抵抗体30, ヒュージングエレメント31, 電極20, 21は、工程P2～P4のそれぞれの形成工程で焼成しなくとも、電極20, 21を印刷後に一括して焼成してもよいし、また、例えば抵抗体30とヒュージングエレメント31など、一部をまとめて焼成してもよい。また、工程

P6, P7において、蓄熱層41と絶縁膜40は、工程P6, P7のそれぞれの形成工程で焼成しなくとも、絶縁膜40を印刷後に一括して焼成してもよい。

【0024】上述の構造を有する本実施例の角チップヒューズ抵抗器は、抵抗体30とヒュージングエレメント31とが、独立した構造になつてゐるので、ヒュージングエレメント31の長さ、幅などによつて、溶断電力値を設定することができる。従つて、本実施例においては、ヒュージングエレメント31の溶断電力値とは無関係に、抵抗体30をトリミングすることによつて、抵抗値を調整できるので、本実施例の角チップヒューズ抵抗器は、約0.1[Ω]～約600[Ω]と、広範囲の抵抗値レンジを得ることができる。

10 【0025】さらに、本実施例においては、ヒュージングエレメント31を、スクリーン印刷やスパッタリングで形成するので、ヒュージングエレメント31の電流路断面積は略均一になり、ヒュージングエレメント31のパターン幅を狭めて、溶断電力を低電力化しても、充分な耐サージ性を得ることができる。従つて、例えば、溶断電流が2[A]の本実施例のヒューズ抵抗器の場合、その溶断電力を約0.8[W]まで下げることが可能である。

20 【0026】以上説明したように、本実施例によれば、抵抗体とヒュージングエレメントとを独立させた構造にするので、溶断電力値は、ヒュージングエレメントの長さ、幅などによつて設定できる。従つて、本実施例においては、ヒュージングエレメントの溶断電力値とは無関係に、抵抗値を調整でき、広範囲の抵抗値レンジを得ることができる。

30 【0027】さらに、本実施例においては、ヒュージングエレメントの電流路断面積は略均一であり、ヒュージングエレメントのパターン幅を狭めて、溶断電力を低電力化することによつて、耐サージ性を劣化させることなく、例えば、溶断電流が2[A]の本実施例のヒューズ抵抗器の場合、その溶断電力を約0.8[W]まで下げることが可能である。

【0028】

【発明の効果】以上、本発明によれば、抵抗体とヒューズ素子とを独立させた構造のヒューズ抵抗器およびその製造方法を提供できる。例えば、本発明によつて、溶断電力値はヒューズ素子の長さ、幅などによつて設定でき、ヒューズ素子の溶断電力値とは無関係に抵抗値を調整でき、耐サージ性を劣化させることなく溶断電力を低電力化できるヒューズ抵抗器およびその製造方法を提供できる。

【図面の簡単な説明】

【図1】本発明に係る一実施例の角チップヒューズ抵抗器の抵抗体形成状態の一例を示す図である。

40 【図2】本実施例のヒュージングエレメント形成状態の一例を示す図である。

【図3】本実施例の電極形成状態およびトリミング状態の一例を示す図である。

【図4】本実施例の蓄熱層形成状態の一例を示す図である。

【図5】本実施例の完成状態の一例を示す斜視図である。

【図6】図5のA-A矢視断面図である。

【図7】本実施例の製造工程の一例を示すフローチャートである。

【図8】従来の角チップヒューズ抵抗器の構造を示す図である。

【符号の説明】

10 基板

20, 21 電極

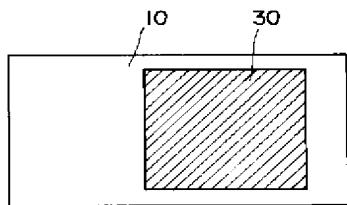
30 抵抗体

31 ヒュージングエレメント

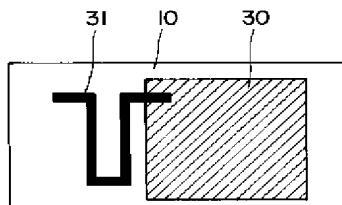
40 絶縁膜

41 蓄熱層

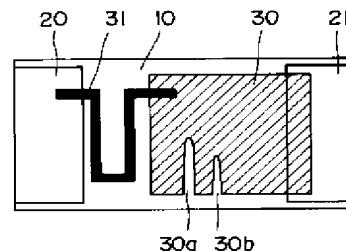
【図1】



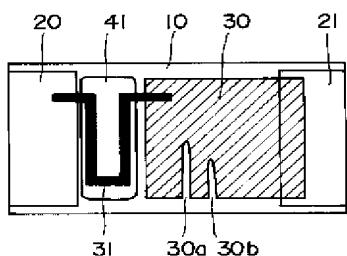
【図2】



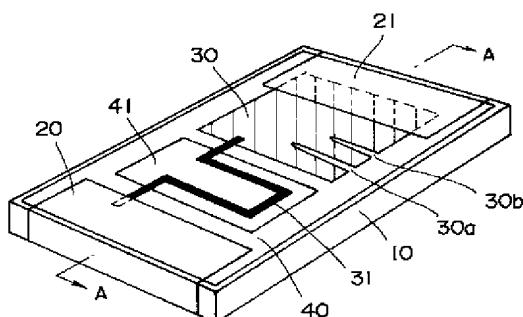
【図3】



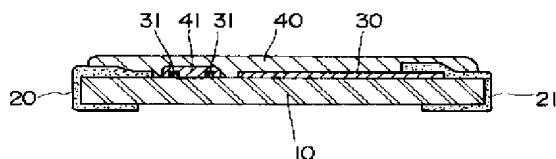
【図4】



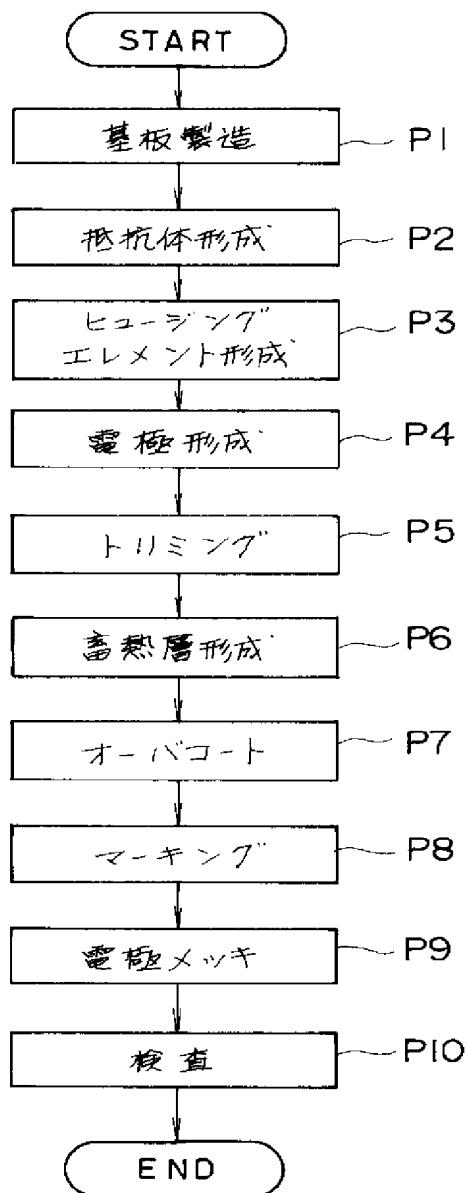
【図5】



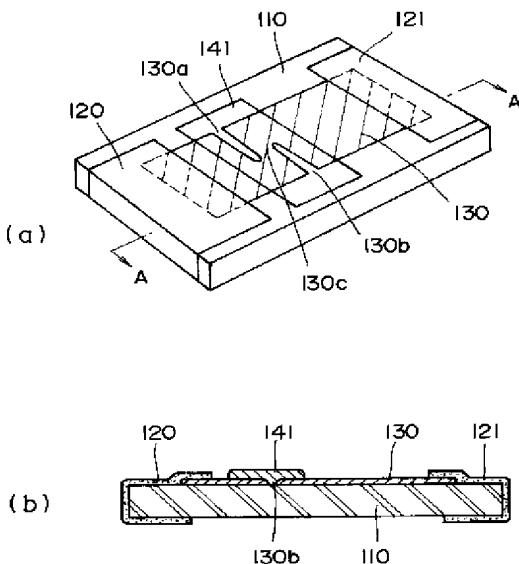
【図6】



【図7】



【図8】



フロントページの続き

(51) Int. Cl. 5

H 01 C 17/06
H 01 H 69/02

識別記号

府内整理番号

A 8834-5E
7250-5G

F I

技術表示箇所

PAT-NO: JP406036675A
DOCUMENT-IDENTIFIER: JP 06036675 A
TITLE: FUSE RESISTOR AND
MANUFACTURE THEREOF
PUBN-DATE: February 10, 1994

INVENTOR-INFORMATION:

NAME	COUNTRY
KAWATE, SHOZO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
KOA CORP	N/A

APPL-NO: JP04186637
APPL-DATE: July 14, 1992

INT-CL (IPC): H01H085/048 , H01C007/00 ,
H01C007/13 , H01C017/06 ,
H01H069/02

US-CL-CURRENT: 29/623 , 337/296

ABSTRACT:

PURPOSE: To provide a flat chip fuse resistor of low fusing power.

CONSTITUTION: A resistor 30 of a predetermined size is formed on one side of an insulating substrate 10 of a predetermined size and a fusing

element 31 of a predetermined size is formed with its portion near one end overlapping the portion near one end of the resistor 30. Electrodes 20, 21 are so formed to overlap the portion near the other end of the resistor 30 and the portion near the other end of the fusing element 31, respectively, and the resistor 30 is trimmed. Further, a heat storage layer is formed to almost cover the fusing element 31. Therefore, the resistor and the fuse element can be made independent of each other.

COPYRIGHT: (C)1994, JPO&Japio